

EAST 托卡马克中央定时系统的实现

吴一纯¹ 罗家融^{1,2} 季振山¹ 孙晓阳¹ 晏晓东² 王华忠¹

1 (中国科学院等离子体物理研究所 合肥 230031)

2 (东华大学理学院 上海 200051)

摘要 中央定时系统是 EAST 托卡马克装置总控系统的重要组成部分,是总控系统对各子系统进行时序和触发控制的基础。本工作建立的 EAST 中央定时系统采用分布式的系统结构,可对 32 MHz 的系统时钟信号进行 0—65535 的任意整数分频;能对系统触发进行延迟输出,最大的延迟时间为 4294 s、延迟的分辨率为 1 μ s。

该系统性能稳定,并已成功地投入到 2006 年 9 月 EAST 托卡马克装置的首轮正式物理放电实验中。

关键词 托卡马克, 分布式, 中央定时, 以太网, 嵌入式

中图分类号 O571.44

多数大型核聚变实验装置上都建立了分布式中央定时系统,如 ASDEX Upgrade^[1]、Tore Supra^[2]、HT-7^[3]、KSTAR^[4]等。EAST (Experimental Advanced Superconducting Tokamak) 装置也采用了分布式系统结构,其由总控系统和若干个子系统组成,各子系统分布在不同的物理位置,彼此相互独立又相互作用。装置运行过程中,中央定时系统在总控和各个子系统间建立系统间的同步机制,以协调装置的运行。作为总控系统的一部分,中央定时系统具备两大功能:一、提供精确定时的触发脉冲信号,以控制各子系统按照预定的时序工作,确保实验的正常进行;二、为各子系统提供精确同步的方波时钟信号,确保各子系统以相同的基准时钟信号工作。

当前,HT-7 托卡马克装置上使用基于 VXI 总线的分布式中央定时系统^[5],允许各子系统根据需要修改时钟分频系数和触发延迟参数,其灵活性、可维护性和扩展性远优于早期建立的集中式中央定时系统,这为 EAST 中央定时系统的建设提供了宝贵经验。为满足 EAST 托卡马克准稳态运行的要求,我们建立了功能更为完善的分布式中央定时系统。

1 系统结构

如图 1,分布式的 EAST 中央定时系统由 EAST 总控及时序参数设置平台、光纤信号网、核心模块、若干分布式节点以及外围隔离驱动设备组成。

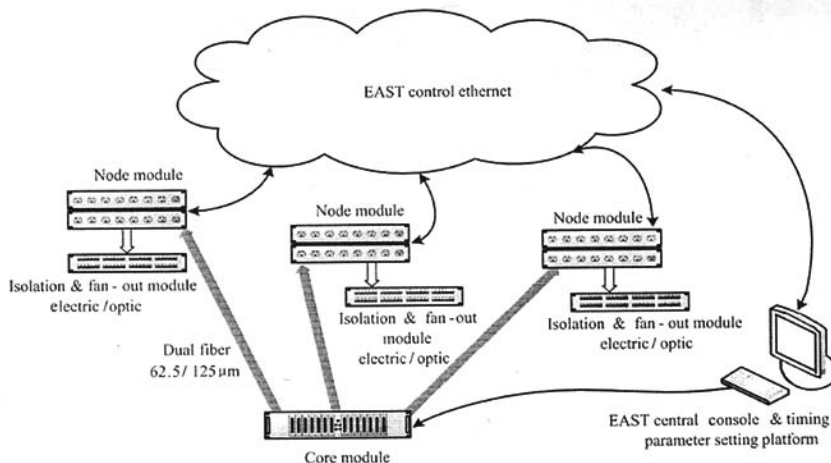


图 1 EAST 中央定时系统结构
Fig. 1 Configuration of the central timing system on EAST Tokamak

国家自然科学基金(10475079 和 10675128)资助

第一作者: 吴一纯,男,1979 年出生,2005 年于福州大学获得硕士学位,现在为在读博士研究生,研究方向为等离子体数据采集与控制
收稿日期: 2006-11-07, 修回日期: 2007-01-23

总控及时序参数设置平台与若干个分布式节点均接入 EAST 控制网, 各分布式节点直接受总控管理。核心模块经同轴电缆与总控计算机上的 PCL-724I/O 卡输出端口连接, 以接收总控平台发出的系统触发信号。

核心模块与各分布式节点之间均由两路光纤连接, 用于传输系统时钟和系统触发光信号。核心模块最多可提供 10 路同步的 32 MHz 系统时钟和 10 路同步的系统触发信号, 当连接到各个分布式节点的光缆长度一致时, 可确保到达各分布式节点的系统时钟和系统触发也是同步的。每个分布式节点上均可提供 16 路的系统时钟分频电信号输出和 16 路的系统触发延迟电信号输出, 在经过外围隔离驱动设备后可直接供各子系统使用。

该分布式结构可以确保处于不同物理位置的各分布式节点获得精确同步的系统时钟和系统触发信号, 同时总控及参数设置平台又可经 EAST 控制网直接控制各分布式节点。

1.1 总控及时序参数设置平台

总控平台直接控制系统触发的输出, 而时序参数设置平台通过 EAST 控制网可灵活地对各节点上的时钟和触发输出通道进行参数设置和集中管理。

时序参数设置平台可以采用按子系统、按节点或按放电时序的方法在每次放电前的准备阶段对各个分布式节点进行管理, 经过简单的操作可对各节点上的所有时钟通道的分频系数和触发通道的延迟参数进行设置。

在安全连锁系统确认装置各子系统一切正常的前提下, Operator (实验操作员) 在总控平台上向装置发出“开始放电”的命令, 此后总控系统将进入 60 s 倒计时状态, 使先前设置的所有分布式节点上的参数生效, 并禁止放电期间再次修改任何节点上的参数, 在倒计时剩 20 s 时, 总控平台经过 PCL-724I/O 卡向中央定时系统的核心模块发送一个正脉冲信号作为系统触发。

1.2 光纤信号网

由于各个分布式节点所处的物理位置不同, 为不使各节点间的信号形成共地环路, 各节点与核心模块间须采用光纤连接; 同时, 为使各节点获得精确同步的系统时钟和触发信号, 要求核心模块与所有节点间连接的光缆长度尽可能一致, 在 EAST 装置现场, 核心模块与各分布式节点间的最大距离是 158 m, 故用两根 158 m 的 50/125 μm 多模光纤, 分别传送系统时钟和触发信号。

1.3 核心模块

核心模块负责向各分布式节点发送同步的系统时钟和系统触发光纤信号, 核心模块最多可同时给 10 个分布式节点发送系统时钟和系统触发的光纤信号。

精密晶体振荡器输出 32 MHz 时钟信号, 由高速 CMOS 时钟驱动器 IDT74FCT807BT 输出 10 路精确同步的时钟信号, 再由 Agilent 光纤器件 HFBR-1414T 输出 32 MHz 的光纤信号, 该方案可在 14 km 内传输 2 至 70 MBd 的 TTL 信号^[6]。

总控平台发出的系统触发信号经过光耦隔离后, 由驱动器 IDT74FCT807BT 输出 10 路同步的触发信号, 经 HFBR-1414T 输出触发光纤信号至各分布式节点, 此处采用了可在 700 m 内传输直流至 5 MBd TTL 信号的方案^[6]。

1.4 分布式节点

分布式节点是中央定时系统的关键组成部分, 是实现分布式控制、触发延迟和时钟分频的核心, 它由以太网网络接口电路、FPGA 时钟分频与触发延迟模块、FPGA 上电配置电路、触发驱动电路、时钟驱动电路、触发通道输出使能控制电路、本地调试电路以及光电转换电路组成, 如图 2 所示。所有分布式节点为嵌入式以太网设备, 可直接连接到 EAST 控制网上, 接受总控的管理。

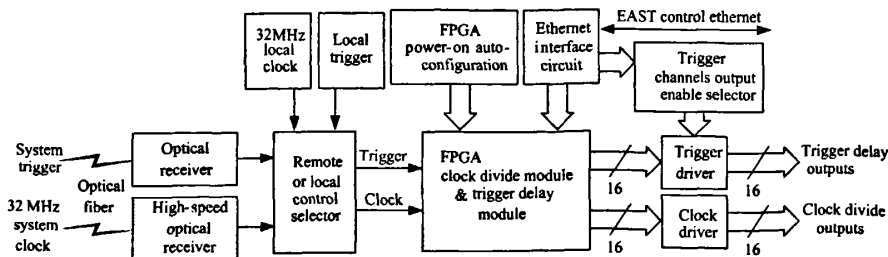


图 2 分布式节点硬件结构图
Fig. 2 Hardware configuration of the distributed node module

1.4.1 以太网接口电路

以太网网络接口电路以 Ethernet 1.3g^[7]嵌入式系统设计方案为蓝本,采用 AVR 单片机 ATmega128 为 CPU,嵌入了 Nut/OS 实时操作系统,建立 TCP 服务器端线程,实时地接收来自总控参数设置平台的参数,经过 ATmega128 的 I/O 端口控制 FPGA 上各时钟分频与触发延迟通道,以及触发通道输出,使能控制电路。

开源且完全免费的实时操作系统 Nut/OS 可由调用精简 TCP/IP 协议栈 Nut/Net 中的 Socket API 模块实现 Socket 通信。因此在 ATmega128 中运行的 TCP 服务器端程序,始终实时等待从总控的参数设置平台中引入的连接,与之通过指定的 TCP Socket 交换信息,实现总控平台对分布式节点的控制。

1.4.2 FPGA 时钟分频与触发延迟模块

本模块采用了 Xilinx 公司 Spartan-II 2.5V 系列 FPGA XC2S200-5PQ208C,该 FPGA 有 20 万个系统门,5292 个逻辑单元,用户 I/O 最多可达 140 个,4 个 DLL 和 4 个低抖动全局时钟分配网络,最高运行速度 200 MHz,其性能可满足本设计的要求。

触发延迟模块可提供 16 路输出,每个通道可设置的最大延迟时间间隔为 4294 s,最小的延迟时间间隔为 1 μ s。每个通道均可以选择正脉冲或负脉冲方式输出。在紧急情况下,可接收总控发来的紧急停止触发输出命令,禁止尚未输出的触发延迟通道输出信号。4294 s 的最大延时时间间隔,1 μ s 的延迟分辨率,8.2 ms 的输出脉冲宽度,可满足较长时间内 EAST 托卡马克准稳态运行的需求。

时钟分频模块包括 16 路系统时钟分频输出,在 32 MHz 系统时钟下,可选分频系数为 0—65535 间的任意整数,从而获得比较灵活的时钟频率。

经过电压提升与驱动后,时钟和触发信号的输出端串联了 50 Ω 的电阻用于抑制长线传输所产生的振铃。

基于 FPGA 的时钟分频和触发延迟模块,具有较强的灵活性,便于日后系统的改进升级。

1.4.3 触发通道输出使能控制电路

为增强系统的灵活性,使用了触发通道输出使能控制电路。总控通过控制网向以太网网络接口电路发送触发通道输出使能的指令,远程控制各个触发通道是否输出。若某个指定触发通道使能,则该通道触发延迟信号可以输出,否则,该通道将始终保持在低电平,禁止输出任何触发信号。

1.4.4 光电转换电路

核心模块的系统触发和 32 MHz 时钟信号经过两路 158 m 的光纤发往各个分布式节点后,在节点

端使用 Agilent 的光纤接收器件 HFBR-2412T 与 HFBR-2416T 分别组成光纤接收电路和高速光纤接收电路,接收相应的系统触发和时钟信号。

1.5 外围隔离驱动设备

装置的极向场电源系统、真空系统、低杂波系统、离子回旋系统、快控电源系统、纵场系统、失超保护系统等子系统均有高压,从系统安全的角度考虑,中央定时系统不能与各子系统使用同一套电源系统。从信号完整性的角度考虑,为免使各子系统的信号间构成地环路而引入噪声,中央定时系统输出的分频时钟与触发延迟信号不能直接与各子系统有电气连接。因此,中央定时系统的分布式节点与各子系统间须有隔离设备。

不同的子系统对隔离有不同的要求,可能需要电信号也可能需要光信号,信号的幅度和脉冲的宽度也是各异的,因此,对于不同的子系统需要专门设计隔离驱动设备,而这些设备须有较强的驱动能力,以满足不同接收端的需求。

触发信号主要采用数字光电隔离的方法,如使用光电耦合器或光纤器件进行隔离。输出端使用 NE555 做输出级,既可以提供较强的驱动能力,有可根据各子系统的要求对脉冲宽度进行适当调节。

由于时钟信号的频率上限是 32 MHz,目前的光电耦合器较难达到这样的响应速度,所以,采用光纤器件或 Analog Device 公司的 iCoupler 系列高速数字隔离器件实现信号的隔离。输出端使用 IDT74FCT807BT 驱动分频后的时钟信号。

当一个隔离驱动设备仅供一个子系统使用时,该隔离设备就使用与相应子系统相同的电源系统。若一个隔离驱动设备上的时钟和触发信号同时提供给多个子系统使用时,则各输出通道应使用独占的电源,在设备内部使用 DC-DC 电源转换器实现这一功能,以有效降低成本,减小设备体积和重量。

在各子系统的分频时钟信号输入端,采用分离式端接法抑制长线传输中的信号反射。

2 测试结果

FPGA 输出的触发信号经升压和驱动电路后,实测的延迟为 330 ns 左右。对于同一个分布式节点,在相同的触发延迟参数下,两个触发输出通道间输出的触发信号相差在 80 ns 左右。

触发信号在经过光纤器件 HFBR-1414T 发射前到 HFBR-2412T 接收后总共传输延迟 1.254 μ s 左右,期间经过 158 m 多模光纤和 2 段 3 m 的光纤跳线(光传输 164 m 的理论时间为 0.547 μ s)。

